

(19)



**Евразийское
патентное
ведомство**

(11) **039506**

(13) **B1**

(12) **ОПИСАНИЕ ИЗОБРЕТЕНИЯ К ЕВРАЗИЙСКОМУ ПАТЕНТУ**

(45) Дата публикации и выдачи патента
2022.02.04

(51) Int. Cl. **H03K 3/86 (2006.01)**
G06F 1/12 (2006.01)

(21) Номер заявки
202000339

(22) Дата подачи заявки
2020.11.30

(54) **СПОСОБ СИНХРОНИЗАЦИИ ТАКТОВЫХ ИМПУЛЬСОВ ВНЕШНИМ ИМПУЛЬСОМ**

(43) **2022.02.03**

(56) **RU-C2-2447576**
RU-C1-2721231
SU-A1-783961
SU-A1-325707

(96) **2020000124 (RU) 2020.11.30**

(71)(73) Заявитель и патентовладелец:

**ФЕДЕРАЛЬНОЕ
ГОСУДАРСТВЕННОЕ
БЮДЖЕТНОЕ ОБРАЗОВАТЕЛЬНОЕ
УЧРЕЖДЕНИЕ ВЫСШЕГО
ОБРАЗОВАНИЯ "ЮГО-
ЗАПАДНЫЙ ГОСУДАРСТВЕННЫЙ
УНИВЕРСИТЕТ" (ЮЗГУ) (RU)**

(72) Изобретатель:

**Бондарь Олег Григорьевич, Брежнева
Екатерина Олеговна, Сизонов Иван
Игоревич (RU)**

(57) Изобретение относится к области импульсной техники и может быть использовано в прецизионных генераторах импульсов. Техническим результатом является уменьшение времени вхождения в синхронизм (интервала от внешнего импульса синхронизации до момента появления первого импульса синхронизированной тактовой последовательности). Способ состоит в сохранении двоичного кода, формируемого на входе и первых $m-1$ отводах многоотводной линии задержки, в запоминающем регистре, и характеризующего положение внешнего импульса внутри периода тактовых импульсов, и последующем сравнении этого кода с текущим кодом на m последних отводах многоотводной линии задержки. При этом линия задержки имеет $(k+m)$ отводов, k выбирается так, чтобы задержка $(k+1)*\Delta t$ превышала интервал от момента появления внешнего импульса синхронизации до момента установления кода на выходе запоминающего регистра, а m выбирается из условия $m*\Delta t$ больше большей из длительностей тактового импульса или паузы. При каждом совпадении кодов на выходе схемы совпадения формируется синхронизированный с внешним импульсом тактовый импульс, так как периодичность появления одинаковых кодов определяется периодичностью тактовых импульсов.

039506
B1

039506
B1

Изобретение относится к области импульсной техники и может быть использовано в прецизионных генераторах импульсов.

В прецизионных генераторах импульсов, предназначенных для генерирования последовательностей импульсов с задаваемыми временными параметрами: длительностью, временной задержкой и периодом повторения, возникает проблема синхронизации генерируемой последовательности импульсов внешним импульсом. Это означает, что отсчёт любых временных параметров генерируемой последовательности импульсов осуществляется относительно внешнего импульса.

Обычно прецизионные генераторы импульсов строятся как цифровые устройства и имеют свой точный источник тактовых импульсов. Если в качестве источника сигнала синхронизации выбирается встроенный источник тактовых импульсов, то временные параметры генерируемых импульсов кратны периоду тактовых импульсов, а погрешность их установки определяется в основном погрешностью периода тактовых импульсов. Однако при синхронизации от внешнего импульса, который никак не привязан к тактовым импульсам самого генератора, погрешность привязки к внешнему импульсу может варьироваться в пределах одного периода тактовых импульсов. Для исключения этой вариативности положение тактового импульса относительно внешнего импульса синхронизации должно быть одним и тем же, т.е. задержка фронта (спада) тактового импульса должна быть постоянной относительно фронта (спада) внешнего импульса синхронизации.

Известен способ уменьшения вариативности положения тактовых импульсов относительно внешнего импульса синхронизации [1. RU 2447576 C2. Способ фазовой привязки генерируемой последовательности импульсов к импульсу внешнего запуска. 29.06.2010 г.], состоящий в прямом преобразовании задержки между предшествующим тактовым импульсом и внешним импульсом синхронизации в цифровой код, сохранении этого кода и последующем преобразовании кода в задержку тактовых импульсов. Преобразование задержки в цифровой код осуществляется сохранением в запоминающем регистре, в момент появления импульса внешнего запуска, выходных сигналов многоотводной линии задержки, по которой распространяется электромагнитная волна тактового импульса. Полученный цифровой код преобразуется дешифратором (преобразователем кода) в сигналы управления мультиплексором, выделяющим лишь один из выходных сигналов многоотводной линии задержки, представляющий собой задержанные тактовые импульсы, привязанные к импульсу внешнего запуска.

Недостатком его является необходимость точного согласования длительности задержки и периода следования тактовых импульсов. Кроме того, тактовые импульсы должны иметь фиксированную скважность, например, равную 2. Поскольку в процессе эксплуатации величина задержки изменяется при воздействии температуры и в результате деградации, а суммарная задержка может быть как меньше, так и больше периода следования тактовых импульсов, то при использовании преобразователя кодов спроектированного под указанные выше условия его работоспособность нарушается, так как во входной последовательности кодов появляются непредусмотренные коды (например, при уменьшении величины задержки количество единиц в коде не равно количеству нулей, а при номинальной величине задержки это равенство соблюдается всегда). Это приводит к неработоспособности устройства при абсолютных изменениях задержки приближающихся, или превышающих задержку одного элемента. Преобразователь кодов возможно спроектировать для работы в заранее заданном диапазоне изменений величины задержки, при этом при величине задержки менее периода, погрешность синхронизации возрастает на величину, равную разности периода тактовых импульсов и длительности задержки. Помимо этого объём оборудования преобразователя кодов резко увеличивается, а масштабируемость решения, т.е. отсутствие необходимости в перепроектировании устройства при изменении количества отводов многоотводной линии задержки с целью повышения точности синхронизации, отсутствует.

Известен способ, устраняющий эти недостатки [2. RU 2721231 C1. Способ синхронизации тактовых импульсов внешним импульсом. 05.07.2019 г.], состоящий в сохранении двоичного кода, представляющего собой состояние выводов многоотводной линии задержки при распространении вдоль неё тактового импульса, в запоминающем регистре в момент появления внешнего импульса (его фронта или спада) и последующем сравнении сохранённого в запоминающем регистре кода с текущим кодом многоотводной линии задержки, при этом синхронизированные тактовые импульсы формируются в момент совпадения кодов на выходе схемы совпадения (сравнения кодов).

Изобретение поясняется чертежами.

Фиг. 1 - структурная схема устройства, реализующего способ синхронизации тактовых импульсов с внешним импульсом;

фиг. 2 - временная диаграмма устройства, реализующего способ синхронизации тактовых импульсов с внешним импульсом.

Способ реализуется устройством, приведенным на фиг. 1 и состоящим из

многоотводной линии задержки 1;

запоминающего регистра 2;

схемы совпадения кодов (сравнения кодов) 3.

Тактовые импульсы CLK поступают на вход многоотводной линии задержки 1, выходы Q_{11} - Q_{1m} которой соединены с соответствующими входами D_{21} - D_{2m} запоминающего регистра 2 и входами D_{31} - D_{3m}

схемы совпадения 3, а выходы Q_{21} - Q_{2m} запоминающего регистра 2 соответственно соединены с входами D_{41} - D_{4m} схемы совпадения 3. Внешний импульс поступает на вход записи запоминающего регистра 2, а синхронизированные тактовые импульсы SCLK снимаются с выхода схемы совпадения 3. Вследствие периодичности тактовых импульсов чередование кодов на входах D_{31} - D_{3m} также будет периодическим, при этом схема совпадения будет срабатывать с периодичностью тактовых импульсов, но момент срабатывания будет определяться кодом, сохранённым в момент прихода внешнего импульса, т.е. тактовые импульсы оказываются синхронизированными с внешним импульсом с средним значением абсолютной погрешности равной $1/2$ задержки одного элемента многоотводной линии задержки.

Недостатком способа является большая задержка первого тактового импульса на выходе схемы совпадения, так как совпадение с сохранённым кодом в запоминающем регистре может наступить лишь через интервал, приблизительно равный периоду следования тактовых импульсов. Это приводит к увеличению минимально возможного интервала следования внешних импульсов синхронизации.

Технической задачей, на решение которой направлен предлагаемый способ, является уменьшение времени необходимого для синхронизации тактовых импульсов с внешним импульсом синхронизации.

Способ, обеспечивающий решение этой задачи, состоит в сохранении m -разрядного двоичного кода, представляющего совокупность логических уровней сигнала на входе и $m-1$ начальных отводах многоотводной линии задержки при распространении в ней тактовых импульсов, в запоминающем регистре в момент появления внешнего импульса (его фронта или спада) и последующем сравнении этого кода с текущим кодом многоотводной линии задержки, на последних m -отводах из $(k+m)$ её отводов, при этом тактовые импульсы формируются на выходе схемы совпадения (сравнения кодов) в момент совпадения кодов.

Изобретение поясняется чертежами.

Фиг. 3 - структурная схема устройства, реализующего способ синхронизации тактовых импульсов с внешним импульсом;

фиг. 4 - структурная схема устройства, реализующего способ синхронизации тактовых импульсов с внешним импульсом для частного случая $k=0$, $m=5$, обеспечивающего минимальное время синхронизации;

фиг. 5 - временная диаграмма устройства, реализующего способ синхронизации тактовых импульсов с внешним импульсом для частного случая.

Способ реализуется устройством, приведенным на фиг. 3 и состоящим из многоотводной линии задержки 1; запоминающего регистра 2; схемы совпадения кодов (сравнения кодов) 3.

Тактовые импульсы CLK поступают на вход многоотводной линии задержки 1, отводы Q_{k+1} ... Q_{k+m} которой соединены с соответствующими входами A_1 ... A_m схемы совпадения 3, а выходы Q_1 ... Q_m запоминающего регистра 2 соответственно соединены с входами B_1 ... B_m схемы совпадения 3.

При этом входы D_1 ... D_m запоминающего регистра 2 соединены со входом и отводами Q_1 ... Q_{m-1} многоотводной линии задержки 1 соответственно, а внешний импульс синхронизации подаётся на его вход записи С. Синхронизированные тактовые импульсы SCLK снимаются с выхода схемы совпадения.

Многоотводная линия задержки может быть построена на любой элементной базе, в том числе на логических элементах, представляя собой цепь последовательно соединенных устройств с ответвлениями в точках соединения выхода и входа смежных элементов, на основе фазосдвигающих LC-цепей и др.

Проходя через многоотводную линию задержки 1 с количеством отводов $k+m$, тактовые импульсы задерживаются на каждом её элементе на фиксированное время Δt . Полное время задержки равно $(k+m)*\Delta t$.

Количество отводов m , разрядность регистра и схемы совпадения, время задержки многоотводной линии задержки выбирается из условия уникальности каждого m -разрядного кода на интервале, равном периоду следования тактовых импульсов, что достигается при величине этой задержки, превышающей как длительность тактового импульса, так и длительность паузы. При скважности (отношение периода следования к длительности импульса), равной двум, минимальную величину длительности задержки $m*\Delta t$ следует выбирать не менее

$$m*\Delta t > T/2 + \Delta T_{\max},$$

где T - период тактовых импульсов, ΔT_{\max} - максимальное отклонение полной задержки от номинального значения в условиях эксплуатации. Если тактовая последовательность не является меандром (скважность не равна 2), то вместо полупериода следует взять большую из двух длительностей - длительность импульса или длительность паузы.

При выполнении данного условия в последовательности кодов, формирующихся на выходах многоотводной линии задержки, никогда не встретится два следующих друг за другом кода, состоящих из одних нулей или только одних единиц.

Величину задержки $(k+1)*\Delta t$ следует выбирать большей интервала от момента прихода внешнего импульса синхронизации, который осуществляет запись кода в запоминающий регистр, до момента ус-

тановления кода на выходе запоминающего регистра.

При таком выборе времени задержки первый тактовый импульс на выходе схемы сравнения появится через интервал, не превышающий $(k+1)*\Delta t$ + время срабатывания схемы совпадения. Последующие совпадения будут повторяться с частотой следования тактовых импульсов.

Таким образом, интервал до момента появления первого тактового импульса будет определяться временем задержки запоминающего регистра и схемы совпадения. Среднее значение абсолютной погрешности интервала от момента прихода внешнего импульса синхронизации до момента появления первого тактового импульса синхронизированной последовательности тактовых импульсов равно $1/2$ задержки одного элемента многоотводной линии задержки.

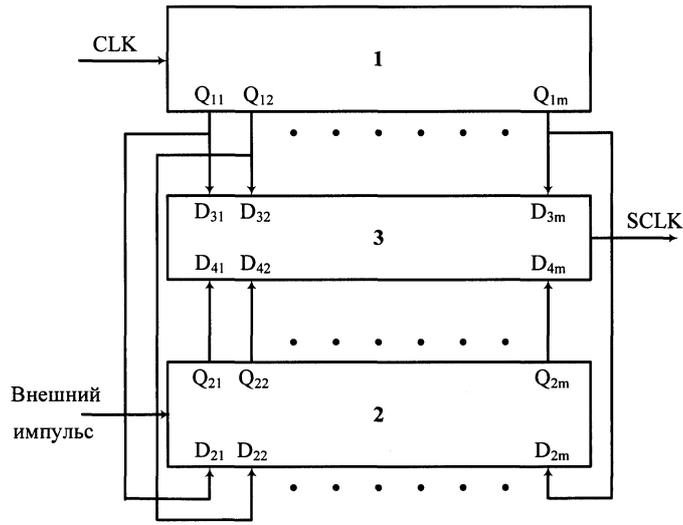
В прототипе интервал от момента прихода внешнего импульса синхронизации до момента появления первого тактового импульса синхронизированной последовательности тактовых импульсов определяется периодом следования тактовых импульсов и временем задержки схемы совпадения, а абсолютная погрешность остаётся такой же.

Работа устройства поясняется по фиг. 4, представляющей устройство для частного случая $k=0$, т.е. совпадение кодов произойдёт через временной интервал $(k+1)*\Delta t=(0+1)*\Delta t=\Delta t$, не превышающий задержки одного элемента. Временная диаграмма на фиг. 5 поясняет работу этого устройства. Многоотводная линия задержки 1 имеет 5 отводов, а запоминающий регистр 2 и схема совпадения 3 по 5 разрядов. Тактовые импульсы CLK поступают на вход многоотводной линии задержки. Импульсы на 1 первом, втором и т.д. отводах многоотводной линии задержки обозначены, соответственно, $1\Delta t...5\Delta t$. Последовательность тактовых импульсов на каждом последующем отводе задержана относительно последовательности тактовых импульсов на предыдущем отводе на Δt . Задержка многоотводной линии задержки 1 равна $5\Delta t$ и превышает половину периода тактовых импульсов $T/2$. Штриховая линия обозначенная цифрой 1 соответствует моменту прихода внешнего импульса, по фронту или спаду которого (в зависимости от выбора синхронизирующего перехода) сохраняется код, присутствующий в виде высокого или низкого уровня на входе CLK и отводах 1...4 многоотводной линии задержки. На диаграмме этот код равен 11100 (сверху вниз по диаграмме). Перемещая линию 1 в пределах периода T , можно убедиться, что каждый из двоичных кодов является уникальным и, следовательно, однозначно определяет положение внешнего импульса в пределах периода тактовых импульсов с погрешностью $\pm 1/2 \Delta t$. Выбор $k=0$ возможен лишь в случае задержки выходного кода запоминающего регистра по отношению ко входному импульсу синхронизации меньше Δt . Штриховая линия 2 соответствует моменту совпадения кода, записанного в запоминающий регистр с кодом, появившемся на отводах многоотводной линии задержки через интервал времени Δt - задержки одного элемента многоотводной линии задержки. При этом 5 разрядов кода, полученные с 5 начальных отводов линии задержки, включая её вход, сравниваются с кодом, полученным с 5 последних отводов линии задержки. Соответствие между сохранёнными и сравниваемыми разрядами кода указано на диаграмме стрелками. Интервал Δt на диаграмме - это задержка одного элемента.

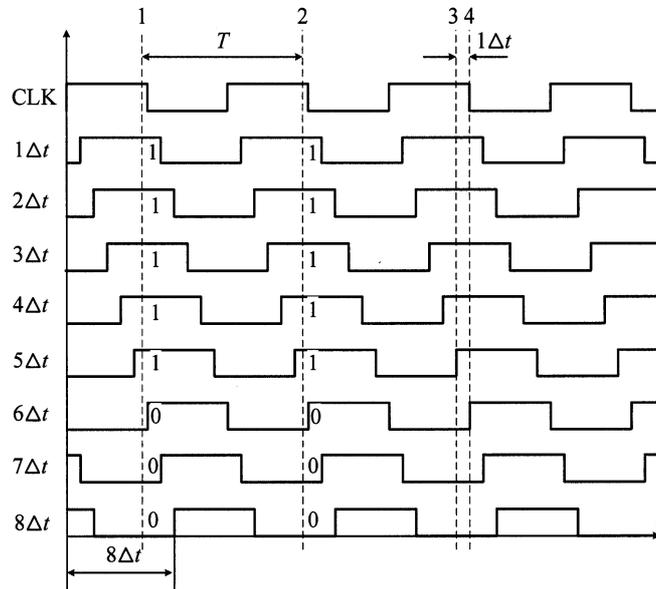
Предложенный способ синхронизации позволяет уменьшить временной интервал между внешним импульсом синхронизации и началом синхронизированной тактовой последовательности импульсов (до первого синхронизированного тактового импульса) и тем самым повысить максимальную частоту внешних импульсов синхронизации.

ФОРМУЛА ИЗОБРЕТЕНИЯ

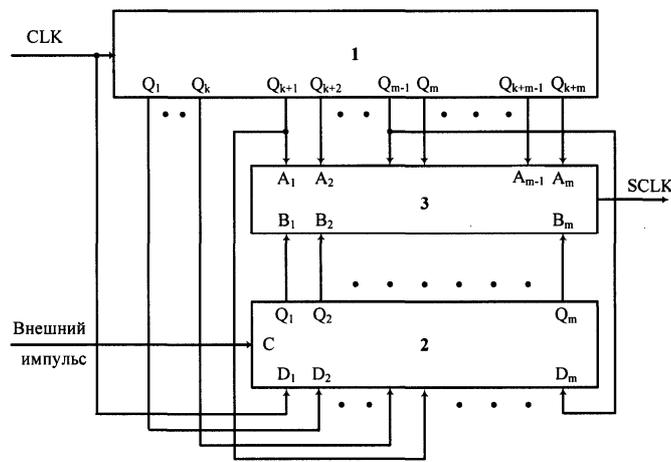
Способ синхронизации тактовых импульсов внешним импульсом, состоящий в сохранении двоичного кода, представляющего собой состояние выводов многоотводной линии задержки при распространении вдоль неё тактового импульса, в запоминающем регистре в момент прихода внешнего импульса и последующем сравнении с текущим кодом на выводах многоотводной линии задержки, причём при каждом совпадении кодов на выходе схемы совпадения появляется тактовый импульс, синхронизированный внешним импульсом, отличающийся тем, что сохраняется m -разрядный двоичный код, представляющий собой совокупность логических уровней сигнала на входе и $m-1$ начальных отводах многоотводной линии задержки, а сравнение осуществляется с m -разрядным двоичным кодом, формирующимся на последних m отводах из $(k+m)$ отводов многоотводной линии задержки, при этом k выбирается так, чтобы задержка $(k+1)*\Delta t$ превышала интервал от момента появления внешнего импульса до момента установления выходного кода запоминающего регистра, а $m*\Delta t$ должна превышать большую из двух величин - длительность тактовых импульсов или паузу между ними, где Δt - задержка одного элемента многоотводной линии задержки.



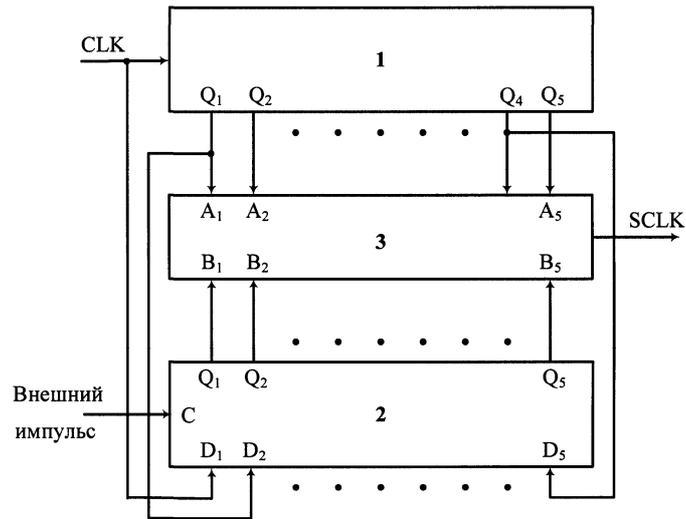
Фиг. 1



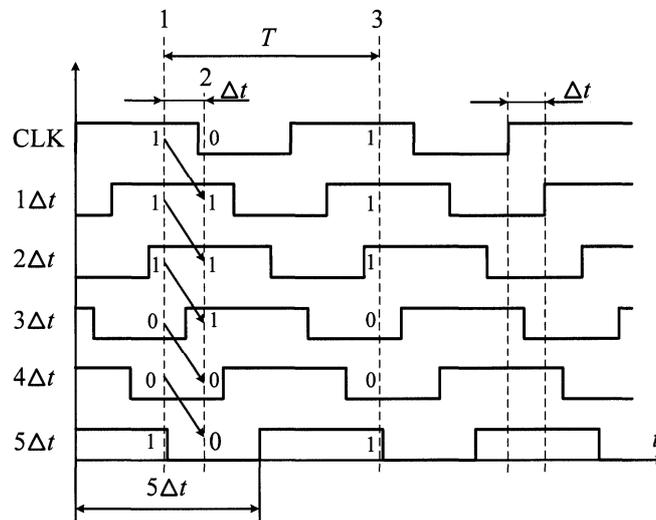
Фиг. 2



Фиг. 3



Фиг. 4



Фиг. 5

